

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Uwe BRAND, et al.

Application No.: Not Yet Assigned

Filed: September 25, 2003

Group Art Unit: Unassigned

For: ASSEMBLY OF ICS WITH BLOCKING
CAPACITORS AND PRINTED CIRCUIT
BOARDS

Examiner: Unassigned

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

MS Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign applications filed in the following foreign countries on the dates indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Germany	10244976.7	September 26, 2002
Germany	10250919.0	October 31, 2002

In support of this claim, a certified copy of each said original foreign application is filed herewith.

Dated: September 25, 2003

Respectfully submitted,

By 

Kevin R. Spivak

Registration No.: 43,148

MORRISON & FOERSTER LLP

1650 Tysons Blvd, Suite 300

McLean, Virginia 22102

(703) 760-7762 – Telephone No.

(703) 760-7777 – Facsimile No.



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 102 50 919.0

Anmeldetag: 31. Oktober 2002

Anmelder/Inhaber: Siemens Aktiengesellschaft,
München/DE

Bezeichnung: Montage von IC's mit Abblockkondensatoren und
Leiterplatten

Priorität: 26.09.2002 DE 102 44 976.7

IPC: H 01 L 25/16

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 03. Juli 2003
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

A handwritten signature in black ink, appearing to read 'Jerofsky'.

Jerofsky

Beschreibung

Montage von IC's mit Abblockkondensatoren und Leiterplatten

5 Die vorliegende Erfindung bezieht sich auf eine Anordnung aufweisend eine integrierte Schaltung in einem Gehäuse mit Anschlusspins, eine Leiterplatte sowie wenigstens einen Abblockkondensator. Die Erfindung bezieht sich weiterhin auf ein Verfahren zur Montage wenigstens eines Abblockkondensators gemäß dem Oberbegriff des Patentanspruchs 13. Außerdem
10 betrifft die Erfindung einen zur Montage geeigneten Träger.

Bei den heutigen integrierten Schaltungen (IC's), insbesondere ASICs und Prozessoren, ergeben sich aufgrund der immer höheren Integration an Funktionalitäten eine entsprechend ansteigende Zahl an Ein- und Ausgängen (Pins). Aufgrund der mit der Betriebsfrequenz ansteigenden dynamischen Schaltströme dieser integrierten Schaltungen werden für die Spannungsversorgung nochmals zusätzlich 30% bis 50% an Pins bezogen auf
15 die Gesamtzahl an Pins benötigt.
20

Somit müssen die Gehäuse für diese integrierten Schaltungen eine entsprechend große Anzahl an Pins zur Verfügung stellen, um eine Verbindung zu einer Leiterplatte und damit auch zu
25 anderen Bauteilen zu ermöglichen.

Oft ist es üblich, bei einer sehr großen Pinzahl für diese integrierten Schaltungen Gehäuse zu verwenden, bei denen die Pins flächig unter dem im wesentlichen rechteckigen Gehäusekörper angeordnet sind. Bevorzugt werden sogenannte Ball-Grid-Array-Gehäuse mit kugelförmigen Anschlusspins. Die Anschlusspins sind hierbei in einem Raster angeordnet. Die kugelförmigen Anschlusspins weisen häufig ca. 0,6 mm als Durchmesser auf. Der Abstand zwischen den Mittelpunkten der kugelförmigen Anschlusspins beträgt vorzugsweise etwa 1/20 Zoll.
30
35

Problematisch ist es bei der Montage von integrierten Schaltungen auf Leiterplatten allgemein, Abblockkondensatoren günstig anzuordnen. Diese Abblockkondensatoren sind im Stromversorgungspfad der integrierten Schaltung notwendig, da aufgrund der verhältnismäßig hohen Leitungsimpedanz der Versorgungsleitungen (beispielsweise in der Größenordnung von 100 Ohm) bei hoher Schaltfrequenz schnelle Stromänderungen über diesen Weg nicht ausgeglichen werden können. Für eine einwandfreie Funktion der integrierten Schaltung ist es also notwendig, die Stromzuführung zu den Stromversorgungsanschlüssen (Stromversorgungspins) breitbandig niederohmig auszuführen. Dazu werden also insbesondere diese Abblockkondensatoren benötigt, die möglichst niederinduktiv mit den Versorgungsspannungsanschlüssen verbunden sind. Einerseits müssen also Abblockkondensatoren gewählt werden, die selbst eine möglichst geringe Eigeninduktivität aufweisen.

Neben der Eigeninduktivität ist natürlich auch die Zuleitungsinduktivität zwischen den Abblockkondensatoren und den IC-Pins kritisch. Es ist daher dafür zu sorgen, dass die Abblockkondensatoren möglichst nahe an den Versorgungsspannungspins platziert werden.

Fig. 1 zeigt schematisch eine bekannte Montagetechnik für eine integrierte Schaltung 1 in einem Gehäusekörper 8 auf Leiterbahnen 5 einer Leiterplatte 4. Wie in Fig. 1 ersichtlich, wird die integrierte Schaltung 1 mittels beispielsweise kugelförmiger Anschlusspins 2, 3 direkt mit den Leiterbahnen 5, 7 der Leiterplatte 4 kontaktiert.

Bei der bekannten Technik gemäß Fig. 1 werden dabei Abblockkondensatoren 6 neben dem Gehäuse 8 der integrierten Schaltung 1 oder auf der von dem Gehäuse 8 abgewandten Seite der Leiterplatte 4 angeordnet.

Diese bekannte Technik hat mehrere Nachteile. Aufgrund der sich durch die Anordnung der Abblockkondensatoren 6 ergeben-

den großen Anschlusslängen der Strompfade zwischen den Abblockkondensatoren 6 und der integrierten Schaltung 1 ergeben sich hohe Serien-Zuleitungsinduktivitäten, was eine Verschlechterung der Abblockeigenschaften ergibt.

5

Darüber hinaus steigt der Platzbedarf abhängig von der benötigten Anzahl an Abblockkondensatoren 6 erheblich.

10

Eine weitere, in Figuren nicht dargestellte Möglichkeit besteht darin, die Abblockkondensatoren im Gehäuse der integrierten Schaltung selbst zu integrieren. Diese Variante hat indessen zu Nachteil, dass dadurch die Gehäusekosten steigen, wodurch diese bekannte Technik nur in Sonderfällen zum Einsatz kommen kann.

15

Ausgehend von dem oben genannten Stand der Technik ist dementsprechend Aufgabe der vorliegenden Erfindung, eine Technik zur Montage von integrierten Schaltungen in Gehäusen vorzuschlagen, bei der die Abblockkondensatoren unter geringen Kosten und Raumbedarf sowie geringer Zuleitungsinduktivitäten zwischen den Abblockkondensatoren und der integrierten Schaltung angeordnet werden können.

20

25

Diese Aufgabe wird erfindungsgemäß durch die Merkmale der unabhängigen Ansprüche gelöst. Die abhängigen Ansprüche bilden den zentralen Gedanken der vorliegenden Erfindung in besonders vorteilhafter Weise weiter.

30

35

Gemäß einem ersten Aspekt der vorliegenden Erfindung ist also eine Anordnung vorgeschlagen, die eine integrierte Schaltung in einem Gehäuse aufweist, das mehrere Anschlusspins aufweist. Weiterhin weist die Anordnung eine Leiterplatte auf, mit deren Leiterbahnen die integrierte Schaltung mittels der genannten Anschlusspins des Gehäuses elektrisch und mechanisch kontaktiert ist. Weiterhin ist wenigstens ein Abblockkondensator in einen Stromversorgungspfad für die integrierte Schaltung außerhalb des Gehäuses geschaltet.

Gemäß der vorliegenden Erfindung ist wenigstens ein Abblockkondensator räumlich zwischen den Anschlusspins des Gehäuses angeordnet und mit diesen elektrisch kontaktiert. Mit anderen
5 Worten ausgedrückt, sind die Abblockkondensatoren im Raster zwischen die Anschlusspins gesetzt, oder in nicht mit Anschlusspins besetzten Plätzen oder Gassen platziert.

Die integrierte Schaltung kann insbesondere von einem BGA
10 (ball grid array)-Gehäuse umgeben sein, dessen Anschlusspins kugelförmig sind. Die Anschlusspins können hierbei durch Öffnungen, vorzugsweise Bohrungen in einem Träger, insbesondere einer temperaturfesten Trägerfolie hindurchstehen. Der wenigstens eine Abblockkondensator und die Leiterplatte können
15 sich dabei auf der von dem Gehäuse abgewandten oder zugewandten Seite des Trägers befinden, abhängig davon, ob der Träger mehr in Richtung des Gehäuses oder mehr in Richtung der Leiterplatte angeordnet ist.

20 Der wenigstens eine Abblockkondensator kann auf den Träger, vorzugsweise auf der Trägerfolie, zwischen zwei Öffnungen aufgeklebt sein. Er kann auch in den Träger zwischen zwei Öffnungen eingesetzt sein, so dass beide Seiten des Abblockkondensators aus dem Träger herausragen, wodurch sich der
25 Träger in einer Mittellage befindet.

Gemäß einem weiteren Aspekt der vorliegenden Erfindung ist ein Träger vorgesehen, der Öffnungen aufweist, durch die Anschlusspins eines eine integrierte Schaltung umfassendes Ge-
30 häuse hindurchstehen können und wenigstens einen Abblockkondensator, der auf den Träger zwischen zwei Öffnungen aufgebracht ist oder der in einer Mittellage zu den Trägerseiten befindet. Der Träger kann aus einer temperaturfesten Folie bestehen.

35

Gemäß einem weiteren Aspekt der vorliegenden Erfindung ist ein Verfahren zur Montage von wenigstens einem Abblockkonden-

sator vorgesehen. Dieser ist in einem Stromversorgungspfad für eine integrierte Schaltung angeordnet, die ein Gehäuse mit mehreren Anschlusspins aufweist. Die Anschlusspins werden elektrisch und mechanisch mit Leiterbahnen einer in der Nähe des Gehäuses angeordneten Leiterplatte kontaktiert. Weiterhin wird der wenigstens eine Abblockkondensator räumlich zwischen der Leiterplatte und der integrierten Schaltung angeordnet und mit den Anschlusspins des Gehäuses der integrierten Schaltung kontaktiert.

Hierbei kann der wenigstens eine Abblockkondensator vor der Montage auf oder in den Träger zwischen zwei Öffnungen desselben montiert werden. Die Anschlusspins werden dabei durch die Öffnungen des zwischen dem Gehäuse und der Leiterplatte liegenden Trägers hindurchgesteckt.

Weitere Merkmale, Vorteile und Eigenschaften der vorliegenden Erfindung werden dem Fachmann aus der nunmehr erfolgenden detaillierten Beschreibung eines Ausführungsbeispiels unter Bezugnahme auf die Figuren der begleitenden Zeichnungen näher erläutert.

Fig. 1 zeigt eine bekannte Technik zur Montage von integrierten Schaltungen in Gehäusen mit Abblockkondensatoren und einer Leiterplatte,

Fig. 2 zeigt eine erste Phase einer erfindungsgemäßen Technik zur Montage der Abblockkondensatoren zwischen Anschlusspins eines Gehäuses einer integrierten Schaltung, und

Fig. 3 zeigt die abschließende Phase dieser erfindungsgemäßen Montagetechnik.

In Fig. 2 ist das Gehäuse 8 einer integrierten Schaltung zu sehen, wobei das Gehäuse 8 vorzugsweise ein BGA (ball grid array)-Gehäuse 8 mit kugelförmigen Anschlusspins 2, 3 ist. In

dem dargestellten Ausführungsbeispiel, in dem die Leiterplatte nicht dargestellt ist, ist ersichtlich, dass als weiteres Bauteil eine Trägerfolie 10 vorgesehen ist, die Öffnungen z.B. Bohrungen 9 für die kugelförmigen Anschlusspins 2, 3 des BGA-Gehäuses aufweist. Die Öffnungen z.B. Bohrungen 9 sind derart angeordnet und bemessen, dass die kugelförmigen Anschlusspins 2, 3 des BGA-Gehäuses 8 in sie eintauchen können, wenn die Trägerfolie 10 im Zuge der Montage entsprechend korrekt ausgerichtet ist.

10

Wie in Fig. 2 ebenfalls ersichtlich, sind die Abblockkondensatoren 6 auf der von dem BGA-Gehäuse 8 abgewandten Seite der Folie 10 zwischen Öffnungen 9 der Folie 10 aufgebracht und insbesondere mittels einer Verklebung 11 mit der Folie 10 verbunden. In der Fig. 2 nicht dargestellt, aber vorstellbar ist, dass die Abblockkondensatoren auf der dem BGA-Gehäuse 8 zugewandten Seite der Folie 10 zwischen den Öffnungen 9 der Folie 10 aufgebracht sind oder in die Folie 10 eingeführt sind, wobei beide Seiten der Abblockkondensatoren aus der Folie herausragen würden.

20

Bei der erfindungsgemäßen Montage wird also die vormontierte Trägerfolie mit Abblockkondensatoren zuerst mit dem BGA-Gehäuse 8 verbunden, indem die kugelförmigen Anschlusspins 2, 3 in die Öffnungen 9 der Trägerfolie 10 eingetaucht werden.

25

Schließlich werden wie in Fig. 3 dargestellt die kugelförmigen Anschlusspins 2, 3 des BGA-Gehäuse 8 mit den Leiterbahnen 5 der Leiterplatte 4 durch Kontaktierung verlötet. Somit entsteht eine elektrische und mechanische Verbindung zwischen der Leiterplatte 4 und der integrierten Schaltung 1 in dem BGA-Gehäuse 8. Dabei befinden sich nunmehr die auf der Trägerfolie 10 aufgebrachten, insbesondere aufgeklebten Abblockkondensatoren 6 räumlich einerseits zwischen der Leiterplatte 4 und dem BGA-Gehäuse 8 und andererseits, wiederum räumlich, zwischen den kugelförmigen Anschlusspins 2, 3 des BGA-Gehäuse

30

35

8. Gleichzeitig werden in diesem Schritt auch die Abblockkondensatoren 6 auf die Leiterbahnen 5 verlötet.

Wie in Fig. 3 ersichtlich, erfolgt die elektrische Kontaktierung zwischen den Abblockkondensatoren und dem jeweils einen Anschlusspin 2, 3 der Stromversorgung für die integrierte Schaltung 1 über die elektrischen Leiterbahnen 5. Alternativ oder zusätzlich können natürlich auch die Abblockkondensatoren 6 mechanisch und/oder elektrisch mit den kugelförmigen Anschlusspins 2 bzw. 3 kontaktiert werden.

Wie in Fig. 3 ersichtlich, ist es dabei vorteilhaft, dass die nunmehr entstehenden Strompfade 7 zwischen den Abblockkondensatoren 6 und der integrierten Schaltung 1 deutlich verringert werden, wodurch die Abblockeigenschaften verbessert werden.

Die Erfindung sieht also eine direkte Anbringung der Abblockkondensatoren unmittelbar an den Anschlusspins ("balls") vor.

Somit ergeben sich die folgenden Vorteile:

- minimale Serien-Induktivitäten für gehäuseexterne Abblockkondensatoren und somit gute Abblockung von Stücksätzen)
- kein zusätzlicher Platzbedarf auf der Leiterplatte, und
- die erfindungsgemäße Technologie ist kompatibel mit den verfügbaren Fertigungstechniken für SMD (Surface Mounted Device)-Bauelemente.

30

Die direkte Anwendung von Abblockkondensatoren an die Versorgungsspannungspins auf der gleichen Seite der Leiterplatte verringert also die mit den Zuführungsleitungen verbundenen parasitären Induktivitäten.

35

Es ist darauf hinzuweisen, dass in Fig. 2 und 3 lediglich ein Ausführungsbeispiel dargestellt ist, bei dem eine ASIC-spezi-

fisch konfektionierte Trägerfolie mit aufgeklebten Abblockkondensatoren (z. B. temperaturfeste Folie mit Lochraster entsprechend der BGA-balls) verwendet wird. Beim Bestücken der Leiterplatte wird diese Trägerfolie wie ein separates Bauteil behandelt, das genau positioniert unter dem BGA-Gehäuse platziert wird.

Alternativ dazu können einzelne Abblockkondensatoren auch ASIC-spezifisch auf der Leiterplatte zwischen den Anschluss-pads der BGA-balls mit sogenannten Pick- and -Placemaschinen geklebt werden.

Patentansprüche

1. Anordnung aufweisend:

- eine integrierte Schaltung (1), die ein Gehäuse (8) mit mehreren Anschlusspins (2, 3) aufweist,
 - eine Leiterplatte (4), auf deren Leiterbahnen (5) die integrierte Schaltung (1) mittels der Anschlusspins (2, 3) elektrisch und mechanisch kontaktiert ist, und
 - wenigstens einen Abblockkondensator (6), der in einen Stromversorgungspfad (7) für die integrierte Schaltung (1) geschaltet ist,
- d a d u r c h g e k e n n z e i c h n e t ,
dass der wenigstens eine Abblockkondensator (6) räumlich zwischen den Anschlusspins (2,3) des Gehäuses (8) angeordnet und mit diesen Anschlusspins (2,3) elektrisch kontaktiert ist.

2. Anordnung nach Anspruch 1,

- dadurch gekennzeichnet,
dass die integrierte Schaltung (1) ein sogenanntes Ball-Grid-Array-Gehäuse mit kugelförmigen Anschlusspins (2, 3) aufweist.

3. Anordnung nach Anspruch 1 oder 2,

- dadurch gekennzeichnet,
dass die integrierte Schaltung (1) ein Gehäuse (8) aufweist, dessen Anschlusspins (2, 3) durch Öffnungen (9) eines zwischen dem Gehäuse (8) und der Leiterplatte (4) angeordneten Trägers (10) hindurchstehen.

4. Anordnung nach einem der vorherigen Ansprüche,

- dadurch gekennzeichnet,
dass die Öffnungen (9) durch Bohrungen ausgeprägt sind.

10

5. Anordnung nach einem der vorherigen Ansprüche, dadurch gekennzeichnet, dass sich der wenigstens eine Abblockkondensator (6) auf der von dem Gehäuse (8) abgewandten Seite des Trägers befindet.

5

6. Anordnung nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, dass sich der wenigstens eine Abblockkondensator (6) auf der von dem Gehäuse (8) zugewandten Seite des Trägers befindet.

10

7. Träger (10) aufweisend:

- Öffnungen (9), durch die Anschlusspins (2, 3) eines eine integrierte Schaltung (1) umfassendes Gehäuses (8) hindurchstehen können und
- 15 - wenigstens einen Abblockkondensator (6), der auf den Träger (10) zwischen zwei Öffnungen (9) aufgebracht ist.

8. Träger (10) aufweisend:

- 20 - Öffnungen (9), durch die Anschlusspins (2, 3) eines eine integrierte Schaltung (1) umfassendes Gehäuses (8) hindurchstehen können und
- wenigstens einen Abblockkondensator (6), der in den Träger (10) zwischen zwei Öffnungen (9) so eingeführt ist, dass sich der Abblockkondensator (6) in einer Mittellage zu den
- 25 Trägerseiten befindet.

9. Träger (10) nach Anspruch 7 oder 8, dadurch gekennzeichnet, dass die Öffnungen (9) durch Bohrungen ausgeprägt sind.

30

10. Träger (10) nach Anspruch 7 oder 9,

dadurch gekennzeichnet,
dass die Abblockkondensatoren (6) auf den Träger aufgeklebt
sind.

5 11. Träger (10) nach einem der Ansprüche 7 bis 10,
dadurch gekennzeichnet,
dass der Träger (10) aus einer temperaturfesten Folie be-
steht.

10 12. Anordnung nach einem der Ansprüche 1 bis 6,
dadurch gekennzeichnet,
dass der Träger (10) nach einem der Ansprüche 7 bis 11 zwi-
schen dem Gehäuse (8) und der Leiterplatte (4) eingeführt
ist.

15

13. Verfahren zur Montage von wenigstens einem Abblockkonden-
sator (6), der in einen Stromversorgungspfad (7) für eine in-
tegrierte Schaltung (1) angeordnet wird, die ein Gehäuse (8)
mit mehreren Anschlusspins (2, 3) aufweist, die elektrisch
20 und mechanisch mit Leiterbahnen (5) einer in der Nähe des Ge-
häuses (8) angeordneten Leiterplatte (4) kontaktiert werden,
dadurch gekennzeichnet,
dass der wenigstens eine Abblockkondensator (6) räumlich zwi-
schen der Leiterplatte (4) und der integrierten Schaltung (1)
25 angeordnet und mit den Anschlusspins (2, 3) des Gehäuses (8)
der integrierten Schaltung (1) kontaktiert wird.

14. Verfahren nach Anspruch 13,
dadurch gekennzeichnet,

30 dass der wenigstens eine Abblockkondensator (6) vor der Mon-
tage auf oder in den Träger (10) zwischen zwei Öffnungen (9)
desselben montiert wird.

15. Verfahren nach Anspruch 13 oder 14,
dadurch gekennzeichnet,
dass die Anschlusspins (2, 3) durch die Öffnungen (9) des
zwischen dem Gehäuse (8) und der Leiterplatte (4) liegenden
5 Trägers (10) hindurchgesteckt werden.

Zusammenfassung

Montage von IC's mit Abblockkondensatoren und Leiterplatten

- 5 Die Erfindung betrifft ein Verfahren und eine Anordnung zur vorteilhaften Montage von Abblockkondensatoren für eine integrierte Schaltung. Eine integrierte Schaltung 1 weist dabei ein BGA-Gehäuse 8 mit mehreren, vorzugsweise kugelförmigen Anschlusspins 2, 3 auf. Weiterhin ist eine Leiterplatte 4
- 10 vorgesehen, auf deren Leiterbahnen 5 das Gehäuse der integrierten Schaltung 1 mittels der Anschlusspins 2, 3 elektrisch und mechanisch kontaktiert wird. Wenigstens ein Abblockkondensator 6 wird räumlich zwischen zwei Anschlusspins 2, 3 des Gehäuses 8 sowie zwischen der Leiterplatte 4 und dem Gehäuse
- 15 8 der integrierten Schaltung 1 angeordnet.

Figur 3

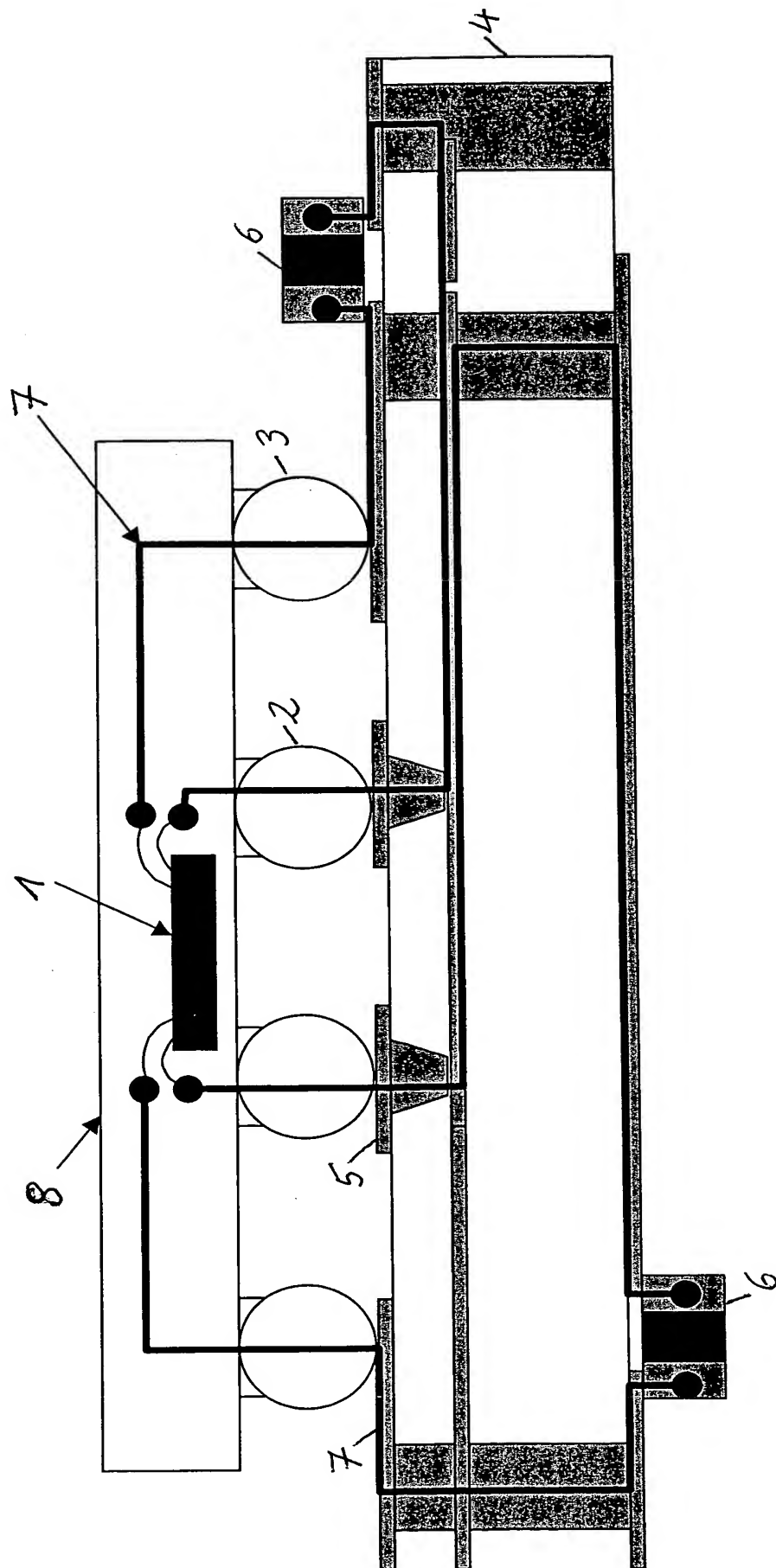


Fig.1

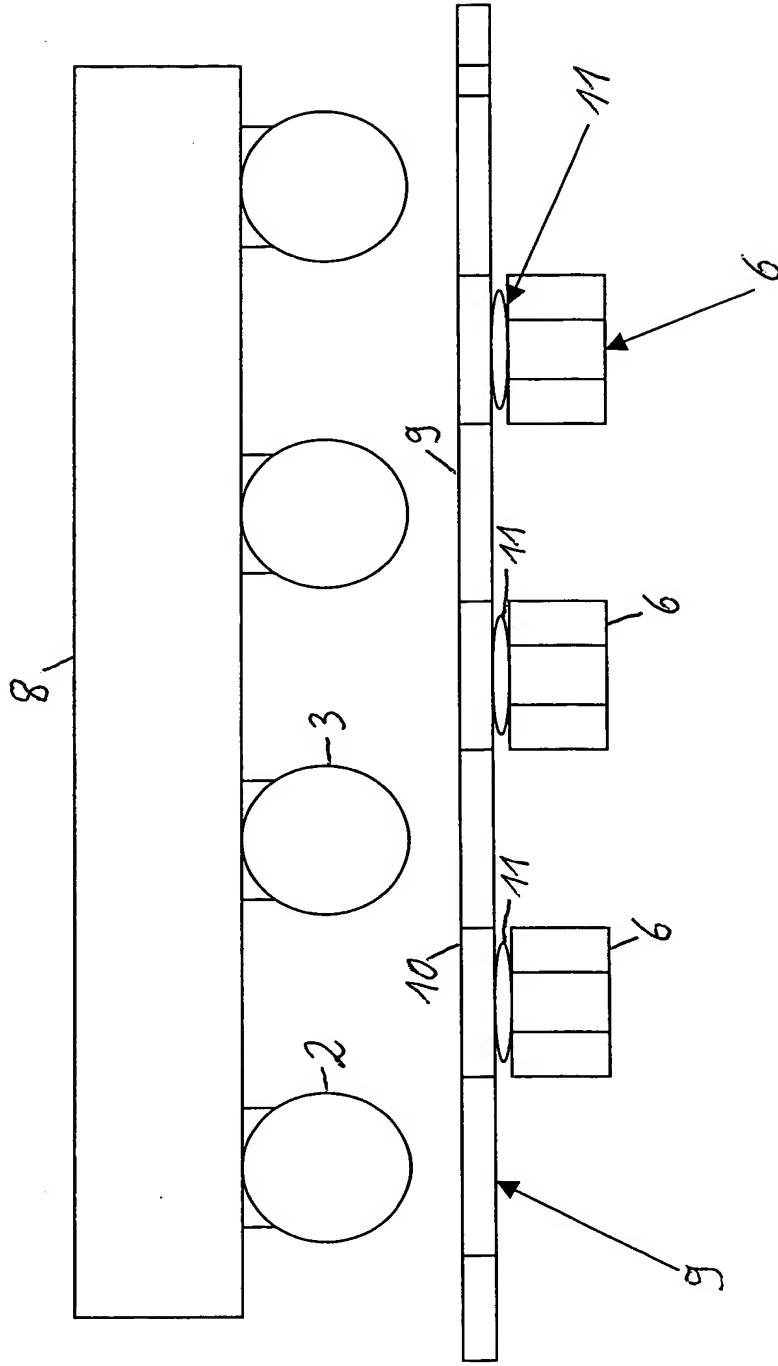


Fig. 2

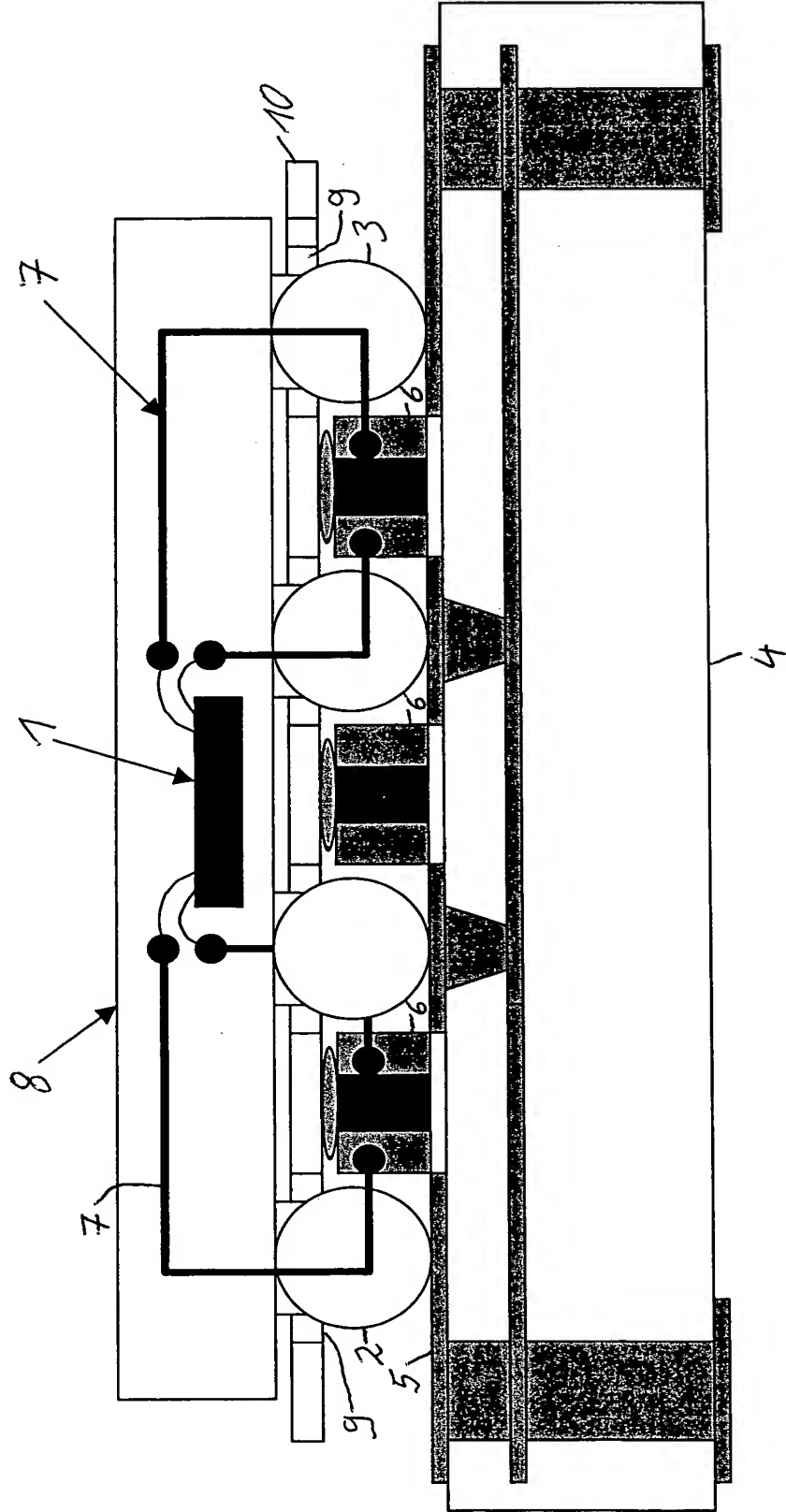


Fig. 3